PATENT ABSTRACTS OF JAPAN

(11)Publication number:

09-282291

(43)Date of publication of application: 31.10.1997

(51)Int.CI.

G06F 15/16

(21)Application number: 08-096687

(71)Applicant: KOFU NIPPON DENKI KK

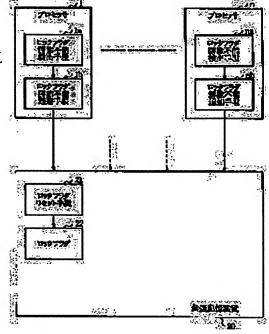
(22)Date of filing:

18.04.1996

(72)Inventor: YANAGISAWA YASUSHI

(54) SYSTEM AND METHOD FOR CANCELING LOCK FLAG OF COMMON STORAGE DEVICE

PROBLEM TO BE SOLVED: To eliminate dead-lock when a fault that a lock flag can not be canceled is generated in a state where the lock flag is kept set to a processor to which the lock flag is set. SOLUTION: In a computer system provided with the lock flag 22 for exclusively accessing a common storage device 20 accessible from the plural processors 1-(n) in common fro every processor, a lock flag cancellation incapability detection means 1a for detecting that the lock flag 22 has become impossible to be canceled, a lock flag cancellation incapability informing means 1b for informing of the detected result of the lock flag cancellation incapability detection means 1a and a lock flag reset means 21 for canceling the lock flag 22 by the output of the lock flag cancellation incapability informing means 1b are provided.



LEGAL STATUS

[Date of request for examination]

18.04.1996

[Date of sending the examiner's decision of rejection]

05.01.1999

[Kind of final disposal of application other than the examiner's decision of rejection or application converted

registration]

[Date of final disposal for application]

[Patent number] [Date of registration] 2937857

11.06.1999

[Number of appeal against examiner's decision of rejection

11-01493

[Date of requesting appeal against examiner's decision of 01.02.1999

rejection]

11.06.2002

[Date of extinction of right]

Copyright (C): 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP) (12) 公開特許公報(A)

(11)特許出願公開番号

特開平9-282291

(43)公開日 平成9年(1997)10月31日

(51) Int.Cl.⁶

識別記号

庁内整理番号

FΙ

技術表示箇所

G06F 15/16

470

G06F 15/16

470A

審査請求 有 請求項の数4 OL (全 5 頁)

(21)出願番号

(22)出願日

特願平8-96687

平成8年(1996)4月18日

(71)出願人 000168285

甲府日本電気株式会社

山梨県甲府市大津町1088-3

(72)発明者 柳沢 靖

山梨県甲府市大津町1088-3 甲府日本電

気株式会社内

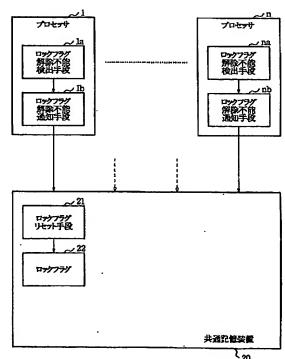
(74)代理人 弁理士 京本 直樹 (外2名)

(54) 【発明の名称】 共通記憶装置のロックフラグ解除方式および方法

(57)【要約】

【課題】 ロックフラグをセットしたプロセッサにロッ クフラグをセットしたままの状態でロックフラグを解除 できない障害が発生した際のデッドロックをなくす。

【解決手段】 複数のプロセッサ1~nから共通にアク セス可能な共通記憶装置20を前記プロセッサ毎に排他 的にアクセスするためのロックフラグ22を有するコン ピュータシステムにおいて、前記ロックフラグ22を解 除することが不可能になったことを検出するロックフラ グ解除不能検出手段1aと、前記ロックフラグ解除不能 検出手段1aの検出結果を通知するロックフラグ解除不 能通知手段1 b と、前記ロックフラグ解除不能通知手段 1 b の出力によって前記ロックフラグ22を解除するロ ックフラグリセット手段21とを有して構成されてい る。



1

【特許請求の範囲】

【請求項1】 複数のプロセッサから共通にアクセス可能な共通記憶装置を前記プロセッサ毎に排他的にアクセスするためのロックフラグを有するコンピュータシステムにおいて、前記ロックフラグを解除することが不可能になったことを検出するロックフラグ解除不能検出手段の検出結果を通知するロックフラグ解除不能通知手段と、前記ロックフラグ解除不能通知手段と、前記ロックフラグ解除不能通知手段と、前記ロックフラグを解除するロックフラグリセット手段とを有することを特徴とする共通記憶装置のロックフラグ解除方式。

【請求項2】 複数のプロセッサから共通にアクセス可能な共通記憶装置を前記プロセッサ毎に排他的にアクセスするためのロックフラグを有するコンピュータシステムにおいて、前記ロックフラグを解除することが不可能になったことを検出するロックフラグ解除不能検出手段と、前記プロセッサから前記共通記憶装置を論理的に切り離す手段と、前記共通記憶装置が前記プロセッサから論理的に切り離されたことを検出する切り離し検出手段と、前記切り離し検出手段の検出結果に従って前記ロックフラグをリセットするロックフラグリセット手段とを有することを特徴とする共通記憶装置のロックフラグ解除方式。

【請求項3】 複数のプロセッサから共通にアクセス可能な共通記憶装置を前記プロセッサ毎に排他的にアクセスするためのロックフラグを有するコンピュータシステムにおいて、前記プロセッサは前記ロックフラグを解除することが不可能になったときにそれを検出し通知する信号を送出し、前記共通記憶装置は前記信号に従って該当するプロセッサのロックフラグをリセットすることを特徴とする共通記憶装置のロックフラグ解除方法。

【請求項4】 複数のプロセッサから共通にアクセス可能な共通記憶装置を前記プロセッサ毎に排他的にアクセスするためのロックフラグを有するコンピュータシステムにおいて、前記プロセッサは前記ロックフラグを解除することが不可能になったことを検出したとき、前記プロセッサから前記共通記憶装置を論理的に切り離し、前記共通記憶装置は前記プロセッサから論理的に切り離されたことを検出したとき前記ロックフラグをリセットすることを特徴とする共通記憶装置のロックフラグ解除方法。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は共通記憶装置のロックフラグ解除方式および方法に関し、特に共通記憶装置への排他的アクセスを制御するロックフラグの解除方式および方法に関する。

[0002]

【従来の技術】複数のプロセッサが共通記憶装置をアク セスする場合、各プロセッサが同一データをアクセスす ることによって生じる矛盾を解消する方法として、従 来、プロセッサの共通記憶装置アクセス権をデータ単位 に管理するマルチプロセッサ制御方式が知られている。

2

【0003】このマルチプロセッサ制御方式では、プロセッサがそのデータ領域をアクセスした時に、そのデータ領域が現在アクセス中であることを示すロックフラグをセットすることにより、そのセット中に他のプロセッサの共通領域へのアクセスを排除する。

【0004】上述したロックフラグのセットおよび共通 10 記憶装置アクセス後のロックフラグの解除の手段として は情報処理装置毎に様々な手段が講じられている。

【0005】たとえば、特開昭61-259362号公報では、共通記憶装置を使用する際のプロセッサ間の排他制御として記述されているが、大型汎用コンピュータ等で複数のコンピュータシステムが共通記憶装置(拡張記憶装置等)を排他的に使用する場合にも同様のロックフラグを用いた制御がなされている。

[0006]

【発明が解決しようとする課題】共通記憶装置を排他的 20 にアクセスするためのロックフラグをセットしたプロセッサに、ロックフラグの解除機能が正常に動作しない様な障害が発生すると、他のいずれのプロセッサもロックを取得することが不可能となってしまうので、後続のプロセッサの実行が不可能となってしまう。

【0007】この様に、他のどのプロセッサもロックが 取れなくなった状態は一般にデッドロック状態と呼ばれ る

【0008】本発明の目的は、ロックフラグをセットしたプロセッサにロックフラグをセットしたままの状態でロックフラグを解除できない障害が発生した際のデッドロックをなくし、後続のプロセスに影響を及ぼさないようにした共通記憶装置のロックフラグ解除方式および方法を提供することにある。

[0009]

【課題を解決するための手段】本発明による共通記憶装置のロックフラグ解除方式は、複数のプロセッサから共通にアクセス可能な共通記憶装置を前記プロセッサ毎に排他的にアクセスするためのロックフラグを有するコンピュータシステムにおいて、前記ロックフラグを解除することが不可能になったことを検出するロックフラグ解除不能検出手段と、前記ロックフラグ解除不能通知手段の検出結果を通知するロックフラグ解除不能通知手段と、前記ロックフラグ解除不能通知手段の出力によって前記ロックフラグを解除するロックフラグリセット手段とを有して構成される。

【0010】さらに、本発明による共通記憶装置のロックフラグ解除方式は、複数のプロセッサから共通にアクセス可能な共通記憶装置を前記プロセッサ毎に排他的にアクセスするためのロックフラグを有するコンピュータシステムにおいて、前記ロックフラグを解除することが

不可能になったことを検出するロックフラグ解除不能検出手段と、前記プロセッサから前記共通記憶装置を論理的に切り離す手段と、前記共通記憶装置が前記プロセッサから論理的に切り離されたことを検出する切り離し検出手段と、前記切り離し検出手段の検出結果に従って前記ロックフラグをリセットするロックフラグリセット手段とを有して構成される。

【0011】また、本発明による共通記憶装置のロックフラグ解除方法は、複数のプロセッサから共通にアクセス可能な共通記憶装置を前記プロセッサ毎に排他的にアクセスするためのロックフラグを有するコンピュータシステムにおいて、前記プロセッサは前記ロックフラグを解除することが不可能になったときにそれを検出し通知する信号を送出し、前記共通記憶装置は前記信号に従って該当するプロセッサのロックフラグをリセットするようにして実現される。

【0012】さらに、本発明による共通記憶装置のロックフラグ解除方法は、複数のプロセッサから共通にアクセス可能な共通記憶装置を前記プロセッサ毎に排他的にアクセスするためのロックフラグを有するコンピュータシステムにおいて、前記プロセッサは前記ロックフラグを解除することが不可能になったことを検出したとき、前記プロセッサから前記共通記憶装置を論理的に切り離し、前記共通記憶装置は前記プロセッサから論理的に切り離されたことを検出したとき前記ロックフラグをリセットするようにして実現される。

[0013]

【発明の実施の形態】以下、本発明について図面を参照 しながら説明する。

【0014】図1は本発明の実施の第一の形態を示す説明図である。同図において、本発明による共通記憶装置のロックフラグ解除方式は、複数のプロセッサ1~nから共通にアクセス可能な共通記憶装置20を前記プロセッサ毎に排他的にアクセスするためのロックフラグ22を有するコンピュータシステムにおいて、前記ロックフラグ22を解除することが不可能になったことを検出するロックフラグ解除不能検出手段1aの検出結果を通知するロックフラグ解除不能通知手段1bと、前記ロックフラグ解除不能通知手段1bと、前記ロックフラグ解除不能通知手段1bと、前記ロックフラグ22を解除するロックフラグリセット手段21とを有して構成されている。

【0015】ここで、共通記憶装置20はn台のプロセッサ1~nに接続され、プロセッサ1~nはそれぞれロックフラグ解除不能検出手段1a~naおよびロックフラグ解除不能通知手段1b~nbを備えている。

【0016】ところで、プロセッサ1~nが共通記憶装置20~アクセスするとき、各プロセッサはアクセス閉始前にロックフラグ22をセットし、アクセス終了後にロックフラグ22をリセットする。そして、1台のプロ

4

セッサがセット中に他のプロセッサはセットできない。 このような通常のセット/リセットの方式は公知であ り、たとえば、特開昭61-259362号公報にも記載されている。

【0017】本発明は、ロックフラグ22を通常の仕方でリセットする前に、プロセッサ1内に障害が発生し、かつその障害内容がロックフラグのリセットを実行不可能にするような場合の対処を示すものである。

【0018】例えば、大型汎用機のような情報処理シス10 テムにおいて上記の様なロックフラグのセット/リセットはロック命令を実行して制御がなされる。上記のようなシステムでは、信頼度を高めるために装置間のインタフェース等にはパリティビット等の冗長符号が付与されことが多いが、ロック命令の送受信に関与するインタフェースやレジスタ等に障害が発生し、固定的にパリティエラーを検出する場合には、ロックフラグのリセットを実行できない。

【0019】本発明のロックフラグ解除不能検出手段1 aは、上記のような障害を検出する手段である。そして、上記のロックフラグ解除不能検出手段1aの出力は信号線を介してロックフラグ解除不能通知手段1bに報告され、さらに、ロックフラグ解除不能通知手段1bは共通記憶装置20にロックフラグ22の解除が不可能になったことを通知する。

【0020】共通記憶装置20は、上記の通知を受け取り、ロックフラグリセット手段21がロックフラグ22をリセットする。

【0021】なお、他のプロセッサの場合にも上記とまったく同様にしてロックフラグ22をリセットする。

(0 【0022】また、複数のプロセッサのそれぞれに対応 してロックフラグおよびロックフラグリセット手段を設 けることもできる。

【0023】図2は本発明の実施の第二の形態を示す説 明図である。同図において、本発明による共通記憶装置 のロックフラグ解除方式は、複数のプロセッサ11~1 nから共通にアクセス可能な共通記憶装置30を前記プ ロセッサ毎に排他的にアクセスするためのロックフラグ 33を有するコンピュータシステムにおいて、前記ロッ クフラグ33を解除することが不可能になったことを検 出するロックフラグ解除不能検出手段11aと、前記プ ロセッサから前記共通記憶装置30を論理的に切り離す 手段11bと、前記共通記憶装置30が前記プロセッサ から論理的に切り離されたことを検出する論理的切り離 し検出手段31と、前記切り離し検出手段31の検出結 果に従って、前記ロックフラグ33をリセットするロッ クフラグリセット手段32とを有して構成されている。 【0024】ここで、共通記憶装置30はn台のプロセ ッサ11~1nに接続され、プロセッサ11~1nはそ れぞれロックフラグ解除不能検出手段11a~1naお よび論理的切り離し手段11b~1nbを備えている。

5

. . . .

【0025】なお、通常時におけるロックフラグ33の セット/リセットは図1に示した実施の第一の形態と同 様に動作し、ロックフラグ解除不能となる障害も同様で あるとする。

【0026】通常、共通記憶装置を使用するコンピュー タシステム、例えば大型汎用コンピュータシステムで は、個々のプロセッサが共通記憶装置にアクセス可能な 状態か否かを、OSまたはアプリケーション・ソフトウ ェアが管理している。

ものとすれば、OSは配下のプロセッサ毎に共通記憶装 置をアロケートしているか否かを管理するテーブルを有 している。

【0028】そしてOSは共通記憶装置を任意のプロセ ッサにアロケート(論理的組込み)する際には、上記管 理テーブルにその旨を登録する。また、OSは共通記憶 装置を任意のプロセッサがデアローケート(論理的切り 離し)する際には、同管理テーブルにその旨を登録す。 る。

ばOSが構成の制御を行う命令(以下構成制御命令と称 す)を出すことによって

プロセッサが共通記憶装置をアロケートする時には

プロセッサが共通記憶装置をデアロケートする時には

となるようなFF (Flip Flop) 等を設けることにより 実現される。ここでは、上記のFFをConfigフラ

【0030】再び、図2を参照して、論理的切り離し手 30 1b~nb 段11bは、共通記憶装置30をプロセッサ11からデ アローケートする際に、上記のConfigフラグを 「0」とする手段である。

6

【0031】本発明は、上記の論理的切り離し手段11 bを通常のOSからの構成制御命令以外に、ロックフラ グ解除不能検出手段11aの出力によっても起動できる ようにする。

【0032】そして、論理的切り離し検出手段31は、 上記のConfigフラグが「1」から「0」に状態値 変化したことを検出し、ロックフラグリセット手段32 に通知する。ロックフラグリセット手段32はロックフ ラグ33をリセットする。

【0027】ここでは、上記の管理をOSが行っている 10 【0033】なお、他のプロセッサの場合も上記とまっ たく同様にしてロックフラグ33をリセットする。

> 【0034】また、実施の第一の形態と同様に、複数の プロセッサのそれぞれに対応して論理的切り離し検出手 段、ロックフラグリセット手段、およびロックフラグを 設けることもできる。

[0035]

【発明の効果】以上、詳細に説明したように、本発明に よれば共通記憶装置のロックフラグが解除不能になった ときにそれを検出して強制的にリセットするようにした 【0029】上記動作は、ハードウェアとしては、例え 20 ので、ロックフラグ解除不能になるような障害が発生し てもこれをリセットすることができる。 したがって、シ ステムがデッドロック状態になることを回避し後続のプ ロセスを継続させることができる。

【図面の簡単な説明】

【図1】本発明の実施の第一の形態を示す説明図。

【図2】本発明の実施の第二の形態を示す説明図。

【符号の説明】

1~n プロセッサ

ロックフラグ解除不能検出手段 la~na

ロックフラグ解除不能通知手段

共通記憶装置 20

21 ロックフラグリセット手段

ロックフラグ 22

